

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-162727

(43)Date of publication of application : 19.06.1998

(51)Int.Cl.

H01J 9/02

G09F 9/00

H01J 9/14

(21)Application number : 09-266890

(71)Applicant : FUJITSU LTD

(22)Date of filing : 30.09.1997

(72)Inventor : MAEDA RYUJI  
KAMIMURA MITSUGI  
URAKUCHI MASAHIRO

(30)Priority

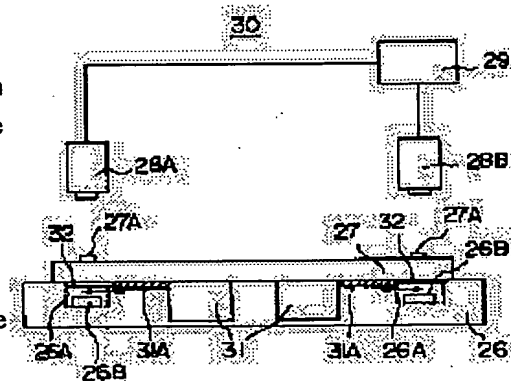
Priority number : 08261756    Priority date : 02.10.1996    Priority country : JP

## (54) MANUFACTURE AND MANUFACTURING DEVICE OF FLAT PANEL DISPLAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To eliminate distortion of an exposure pattern by the reflected light from a recessed part by arranging the recessed part on a stage, arranging a second position to cover the recessed part when a transparent pattern is exposed on a base board by a movable shutter and a first position to expose the recessed part at alignment time by using an opaque alignment mark pattern, and setting the shutter in the first position.

**SOLUTION:** A movable shutter 31A to cover a recessed part 26A formed on a stage 26, is formed in an exposing device 30. The shutter 31A is a driving device such as a motor 31 arranged in the stage 26, and can move between a second position to cover the recessed part 26A and a first position to expose it. A reflection preventive film in the same as a main surface of the stage 26 is performed on the shutter 31A. The motor 31 forms the same plane as the main surface of the stage 26 in the stage 26. The shutter 31A is set in the second position to cover the recessed part 26A, and restrains distortion of an exposure pattern by the reflection of an exposing laser beam from the recessed part 26A.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**CLAIMS**

---

**[Claim(s)]**

[Claim 1] In the manufacture approach of the flat panel display containing a transparence substrate, the transparent electrode pattern formed on said transparence substrate, and the opaque electrode pattern formed on said transparent electrode pattern The process which forms the transparence electric conduction film on said transparence substrate, and said transparence substrate A flat principal plane, Between the 1st condition and the 2nd condition is freely movable on the same flat surface substantially with the crevice formed on said principal plane, the light source arranged all over said crevice, and said principal plane. The process held on the stage equipped with the shutter which covers said crevice in said 1st condition, and exposes said crevice in said 2nd condition, Set said shutter as said 1st condition, and said transparence electric conduction film is exposed. So that said transparent electrode pattern and said alignment mark pattern may be covered the process which forms said transparent electrode pattern and an alignment mark pattern on said transparence substrate, and on said transparence substrate The process which forms the opaque electric conduction film, and the pattern formed into said opaque electric conduction film corresponding to said alignment mark pattern are used as an alignment mark. The manufacture approach of the flat panel display characterized by the process which forms said opaque electrode pattern on said transparent electrode pattern.

[Claim 2] In the manufacture approach of the flat panel display containing a transparence substrate, the opaque electrode pattern formed on said transparence substrate, and another pattern formed on said opaque electrode pattern The process which forms the opaque electric conduction film on said transparence substrate, and said transparence substrate A flat principal plane, Between the 1st condition and the 2nd condition is freely movable on the same flat surface substantially with the crevice formed on said principal plane, the light source arranged all over said crevice, and said principal plane. The process held on the stage equipped with the shutter which covers said crevice in said 1st condition, and exposes said crevice in said 2nd condition, So that patterning of said opaque electric conduction film may be carried out and the process which forms said opaque electrode pattern and alignment mark pattern, and the field where said opaque electrode pattern is formed on said transparence substrate may be covered The manufacture approach of the process which forms the film, and the flat panel display characterized by setting said shutter as said 2nd condition, using said alignment mark pattern as an alignment mark, carrying out patterning of said film, and forming said another pattern.

[Claim 3] It is the manufacture approach of the flat panel display according to claim 2 which the film consists of an insulator and is characterized by said another pattern forming rib structure.

[Claim 4] The transparent electrode pattern formed on the 1st transparence substrate and said 1st transparence substrate, The 1st opaque electrode pattern formed on said electrode transparence pattern, In the manufacture approach of the flat panel display containing the 2nd opaque electrode pattern formed on the 2nd transparence substrate and said 2nd transparence substrate, and the rib pattern formed on said 2nd opaque electrode pattern The process which forms the transparence electric conduction film on said 1st transparence substrate, and said 1st transparence substrate A flat principal plane, Between the 1st condition and the 2nd condition is freely movable on the same flat surface substantially with the crevice formed on said principal plane, the light source arranged all over

said crevice, and said principal plane. The process held on the stage equipped with the shutter which covers said crevice in said 1st condition, and exposes said crevice in said 2nd condition, Set said shutter as said 1st condition, and said transperence electric conduction film is exposed. So that said transparent electrode pattern and said 1st alignment mark pattern may be covered on the process which forms said transparent electrode pattern and the 1st alignment mark pattern on said 1st transperence substrate, and said 1st transperence substrate The process which forms the 1st opaque electric conduction film, and the pattern formed into said 1st opaque electric conduction film corresponding to said 1st alignment mark pattern are used as an alignment mark. The process which forms said 1st opaque electrode pattern on said transparent electrode pattern, The process which forms the 2nd opaque electric conduction film on said 2nd transperence substrate, and the process which holds said 2nd transperence substrate on said stage, The process which carries out patterning of said 2nd opaque electric conduction film, and forms said 2nd opaque electrode pattern and the 2nd alignment mark pattern, So that the field where said 2nd opaque electrode pattern is formed on said 2nd transperence substrate may be covered The manufacture approach of the process which forms an insulator layer, and the flat panel display characterized by setting said shutter as said 2nd condition, using said 2nd alignment mark pattern as an alignment mark, carrying out patterning of said insulator layer, and forming said rib pattern.

[Claim 5] The stage which has a flat principal plane, and the alignment light source arranged in the crevice on said principal plane, In the aligner which consists of the exposure light source which exposes the substrate held on said principal plane, and exposure optical system which exposes said substrate by the light beam formed by said exposure light source in said stage The aligner furthermore characterized by establishing between the 2nd location of a wrap for said principal plane, the 1st location which exposes said crevice on the same flat surface substantially, and said crevice in the movable shutter.

[Claim 6] Said shutter is an aligner according to claim 5 characterized by having the same reflection factor substantially with said stage principal plane.

[Claim 7] Said stage principal plane and said shutter are an aligner according to claim 5 or 6 characterized by forming an antireflection film.

[Claim 8] An aligner given [ among claims 5-7 characterized by forming the crevice which accepts in said principal plane a part of transport device which conveys said substrate along with the substrate profile on said principal plane so that said crevice may not arrive even at the exposure field in said substrate ] in any 1 term.

---

[Translation done.]

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]**

**[0001]**

**[Field of the Invention]** Generally especially this invention relates to the so-called manufacture of a plasma display about a flat panel display. The plasma display (PDP) is used in various information displays containing large-sized television as a large screen display of a thin form.

**[0002]**

**[Description of the Prior Art]** Drawing 8 shows the conventional configuration of the so-called AC mold PDP equipment 10. With reference to drawing 8, PDP equipment 10 consists of a tooth-back glass substrate 11 and a front-windshield substrate 15, and many address electrodes 12 which consist of Cr etc. extend in parallel mutually in the direction of a train respectively on said tooth-back glass substrate 11. Furthermore, on said substrate 11, the dielectric layer 13 which consists of low melting glass deposits so that said address electrode 12 may be covered, and further, on said dielectric layer 13, the rib 14 of a large number which consist of low melting glass and extend in said direction of a train respectively is formed so that the rib of said pair may be located in the both sides of 1 of the address electrode 12. Moreover, between said rib 14 and the rib 14 which adjoins this, the fluorescent substance of red (R), green (G), and blue (B) in three primary colors is applied, among these R, G, and B form 1 pixel in it by the lot.

**[0003]** On the other hand, on said front-windshield substrate 15 ( drawing 8 on a bottom principal plane), many display electrodes 16 which consist of transparent conductive ingredients, such as ITO (In  $2O_3$  and  $SnO_2$ ), extend in parallel mutually at the line writing direction which intersects perpendicularly in said direction of a train. Furthermore, on said the each electrode 16 of a display, the bus electrode 17 which consists of Cr etc. is formed by width of face narrower than an electrode 17 along with said display electrode 16, on said substrate 15, the dielectric film 18 which consists of low melting glass so that said display electrode 16 and the bus electrode 17 may be covered is formed, and the protective coat 19 which consists of  $MgO$  etc. is further formed on said dielectric film 18.

**[0004]** As shown in drawing 8, said glass substrates 11 and 15 are arranged so that the rib 14 on said glass substrate 11 may counter the protective coat 19 on said glass substrate 15, and the plasma gas which consists of rare gas, such as Ar, in between is enclosed. At the time of actuation, a driver voltage signal is impressed to the selected address electrode 12 and the selected display electrode 17, and a predetermined fluorescent substance emits light by the plasma formed as a result.

**[0005]** the process which carries out patterning of the rib 14 further after carrying out patterning of the address electrode 12 on a substrate 11, in manufacturing PDP equipment 10 — moreover, after forming a display electrode 16 on a substrate 15, the process which carries out patterning of the bus electrode by the photolithography further is required, but in carrying out patterning of another pattern on such the already formed pattern, the alignment process which adjusts a lower pattern and an upper pattern is needed Although a rib 14 consists of low melting glass as explained previously, generally it is carrying out gray and is un-translucent.

**[0006]** Drawing 9 shows the configuration of the aligner 20 used at said patterning process at the time of manufacturing the PDP equipment 10 of drawing 8. The acoustooptics sensing element 22 which

modulates the laser beam which carried out outgoing radiation of the aligner 20 from the Ar laser 21 with reference to drawing 9 , The rotation poly GONARU mirror 23 which deflects and scans the laser beam modulated by said acoustooptics sensing element 22, Held the laser beam deflected by said mirror 23 on the stage 26. The photoresist formed on said exposed substrate 27 is made to expose by the scan of said laser beam including the lens 24 and condensing lens 25 which are converged on the exposed substrate 27 which consists of a substrate 11 or a substrate 15.

[0007] Drawing 10 shows the configuration for the alignment which makes a lower pattern adjust an upper pattern in the equipment of drawing 9 . Although an alignment mark is generally used for adjusting an up-and-down pattern in this aligner, the image processing system 29 which processes the image of the alignment mark detected with CCD cameras 28A and 28B which detect this alignment mark, and said CCD cameras 28A and 28B also with the aligner of drawing 10 is included.

[0008] Drawing 11 (A) and (B) show the configuration of alignment mark 11A formed on alignment mark 15A formed on said front substrate 15, respectively, and said tooth-back substrate 11. With reference to drawing 11 (A), said alignment mark 15A consists of a wrap aforementioned Cr electrode layer 17 ITO pattern 16A formed in the predetermined location of said glass substrate, and said ITO pattern 16A, and CCD camera 28A or 28B of drawing 10 photos the image of convex pattern 17A formed in said Cr electrode layer 17 corresponding to said ITO pattern 16A. In fact, said Cr electrode layer 17 has the Cr/Cu/Cr structure of Cu film which formed Cr film up and down, and has a high reflection factor. Moreover, with the configuration of drawing 11 (A), resist layer 17B is formed on said Cr electrode layer 17.

[0009] On the other hand, it is formed in the boundary region where said rib 14 is not formed in the address electrode 12 with which the same alignment mark pattern 12A of Cr/Cu/Cr structure as Cr electrode layer 17 of drawing 11 (A) has the same layer structure, and coincidence among said glass substrates 11 in alignment mark 11A of drawing 11 (B). Said mark pattern 12A is buried into the dielectric layer 13 whose thickness is about 10 micrometers in that case, consequently the front face of a layer 13 is substantially flat also in a wrap part in said mark pattern 12A, and in the configuration of said drawing 10 , even if it uses CCD camera 28A or 28B, from the shape of surface type of a dielectric layer 13, detection of an alignment mark is difficult. However, in drawing 11 (B), on the dielectric film 13, resist 14A is formed so that said rib 14 may be covered.

[0010] For this reason, with the alignment equipment of drawing 10 , corresponding to said alignment mark pattern 12A, crevice 26A is formed all over said stage 26, and light emitting device 26B, such as LED, is arranged all over said crevice. When a substrate 11 is in the right location on said stage 26, in order that said alignment mark pattern 12A may intercept the output light beam of LED 26B, the equipment of drawing 10 detects the condition of alignment by detecting the condition of the output light beam of this LED 26B by said CCD camera 28A or 28B. If it puts in another way, detection of the alignment using said mark pattern 12A is performed by the transmitted light, and, for this reason, said mark pattern 12A can be said to be a transparency form alignment mark. In addition, among drawing 3 , LED 26 or LED 26B outputs the light beam of the wavelength (488nm) of exposure laser beam 21A, and different wavelength so that sensitization of resist 14A may not be produced. For example, LED 26A or LED 26B outputs a red light beam.

[0011] The equipment of drawing 10 is conventionally used by exposure of a printed circuit board in fact, and, for this reason, through hole 27A is formed in the opaque printed circuit board 27 instead of the alignment mark pattern.

[0012]

[Problem(s) to be Solved by the Invention] Hereafter, the case where alignment mark pattern 16A on a substrate 15 is exposed especially using the aligner of drawing 9 and drawing 10 is explained, referring to drawing 12 . As shown in drawing 12 , when exposure laser beam 21A is irradiated to the field in which said alignment mark is formed, it will reflect by crevice 26A of said stage 26, and exposure laser beam 21A will expose resist 17B. If such excessive exposure arises, pattern 16A formed will be distorted and abnormalities, such as variation of tolerance, will arise. Moreover, abnormalities may arise to other

patterns, such as an address electrode formed on said substrate 15 at said alignment mark pattern 16A and coincidence.

[0013] The same problem is produced also when crevice 26C which accepts the robot hand which takes up a substrate on said stage 26 is formed, as shown in drawing 13 . When it extends even to the transparent electrode formation field of the substrate 15 with which said crevice 26C was held on the stage 26 with reference to drawing 13 and exposure laser beam 21A is reflected by these crevice 26C as a result, the resist pattern formed on the ITO film on said substrate 15 corresponding to said address electrode 16 is exposed too many, and there is a possibility of producing the abnormalities in a pattern.

[0014] For this reason, conventionally, to exposure of said substrate 15, the front face was flat, the stage where irregularity like said crevice 26A does not exist was used, and the alignment equipment of drawing 10 was used only for exposure of a substrate 11. However, the problem which needed to change the aligner with the substrate exposed in this case, and was explained by drawing 13 even if such is nonavoidable.

[0015] Then, let it be a general technical problem for this invention to offer the manufacture approach of new and useful PDP equipment and manufacturing installation which solved the above-mentioned technical problem. The more concrete technical problem of this invention is to offer the manufacturing installation used by the manufacture approach of PDP equipment that resolution is high, and this manufacture approach.

[0016]

[Means for Solving the Problem] As indicated to claim 1, this invention the above-mentioned technical problem A transparence substrate, In the manufacture approach of the flat panel display containing the transparent electrode pattern formed on said transparence substrate, and the opaque electrode pattern formed on said transparent electrode pattern The process which forms the transparence electric conduction film on said transparence substrate, and said transparence substrate A flat principal plane, Between the 1st condition and the 2nd condition is freely movable on the same flat surface substantially with the crevice formed on said principal plane, the light source arranged all over said crevice, and said principal plane. The process held on the stage equipped with the shutter which covers said crevice in said 1st condition, and exposes said crevice in said 2nd condition, Set said shutter as said 1st condition, and said transparence electric conduction film is exposed. So that said transparent electrode pattern and said alignment mark pattern may be covered the process which forms said transparent electrode pattern and an alignment mark pattern on said transparence substrate, and on said transparence substrate The process which forms the opaque electric conduction film, and the pattern formed into said opaque electric conduction film corresponding to said alignment mark pattern are used as an alignment mark. By the manufacture approach of the flat panel display characterized by the process which forms said opaque electrode pattern on said transparent electrode pattern Or as indicated to claim 2, it sets to the manufacture approach of the flat panel display containing a transparence substrate, the opaque electrode pattern formed on said transparence substrate, and another pattern formed on said opaque electrode pattern. The process which forms the opaque electric conduction film on said transparence substrate, and said transparence substrate A flat principal plane, Between the 1st condition and the 2nd condition is freely movable on the same flat surface substantially with the crevice formed on said principal plane, the light source arranged all over said crevice, and said principal plane. The process held on the stage equipped with the shutter which covers said crevice in said 1st condition, and exposes said crevice in said 2nd condition, So that patterning of said opaque electric conduction film may be carried out and the process which forms said opaque electrode pattern and alignment mark pattern, and the field where said opaque electrode pattern is formed on said transparence substrate may be covered Set the process which forms the film, and said shutter as said 2nd condition, and said alignment mark pattern is used as an alignment mark. By the manufacture approach of the flat panel display characterized by carrying out patterning of said film and forming said another pattern By or the manufacture approach of the flat panel display according to claim 2 characterized by for said film consisting of an insulator and said another pattern forming rib structure as indicated to claim 3 Or the

transparent electrode pattern formed on the 1st transparence substrate and said 1st transparence substrate as indicated to claim 4, The 1st opaque electrode pattern formed on said electrode transparence pattern, In the manufacture approach of the flat panel display containing the 2nd opaque electrode pattern formed on the 2nd transparence substrate and said 2nd transparence substrate, and the rib pattern formed on said 2nd opaque electrode pattern The process which forms the transparence electric conduction film on said 1st transparence substrate, and said 1st transparence substrate A flat principal plane, Between the 1st condition and the 2nd condition is freely movable on the same flat surface substantially with the crevice formed on said principal plane, the light source arranged all over said crevice, and said principal plane. The process held on the stage equipped with the shutter which covers said crevice in said 1st condition, and exposes said crevice in said 2nd condition, Set said shutter as said 1st condition, and said transparence electric conduction film is exposed. So that said transparent electrode pattern and said 1st alignment mark pattern may be covered on the process which forms said transparent electrode pattern and the 1st alignment mark pattern on said 1st transparence substrate, and said 1st transparence substrate The process which forms the 1st opaque electric conduction film, and the pattern formed into said 1st opaque electric conduction film corresponding to said 1st alignment mark pattern are used as an alignment mark. The process which forms said 1st opaque electrode pattern on said transparent electrode pattern, The process which forms the 2nd opaque electric conduction film on said 2nd transparence substrate, and the process which holds said 2nd transparence substrate on said stage, The process which carries out patterning of said 2nd opaque electric conduction film, and forms said 2nd opaque electrode pattern and the 2nd alignment mark pattern, So that the field where said 2nd opaque electrode pattern is formed on said 2nd transparence substrate may be covered The process which forms an insulator layer, and said shutter are set as said 2nd condition. By the manufacture approach of the flat panel display characterized by using said 2nd alignment mark pattern as an alignment mark, carrying out patterning of said insulator layer, and forming said rib pattern Or the stage which has a flat principal plane as indicated to claim 5, In the aligner which consists of the alignment light source arranged in the crevice on said principal plane, the exposure light source which exposes the substrate held on said principal plane, and exposure optical system which exposes said substrate by the light beam formed by said exposure light source In said stage, further with the aligner characterized by establishing between the 2nd location of a wrap for said principal plane, the 1st location which exposes said crevice on the same flat surface substantially, and said crevice in the movable shutter As indicated to claim 6, or said shutter As indicated to the aligner according to claim 5 characterized by having the same reflection factor substantially with said stage principal plane, or claim 7, said stage principal plane and said shutter. As indicated to the aligner according to claim 5 or 6 characterized by forming an antireflection film, or claim 8, to said principal plane The crevice in which a part of transport device which conveys said substrate is accepted is solved with an aligner given in any 1 term among claims 5-7 characterized by being formed along with the substrate profile on said principal plane so that said crevice may not arrive even at the exposure field in said substrate.

The reflected light from the stage produced in case two or more patterns are repeated and exposed in [operation] this invention on the transparence substrate held on the stage of an aligner, The problem [ pattern / by the reflected light from the crevice formed in the stage in order to dedicate the transparency form alignment light source which is needed by especially this exposure / exposure ] of distortion On said stage, a movable shutter is formed between said stage principal plane and the 2nd location which exposes the 1st location of a wrap, and said crevice for said crevice on the same flat surface substantially. It solves by setting said shutter as said location of 1, when exposing a transparence pattern on said substrate, and setting up said shutter in the 2nd location only in the case of the alignment using an opaque alignment mark pattern. The problem [ pattern / said / exposure ] of distortion is effectively avoided by covering said shutter and stage principal plane with the antireflection film of the same reflection factor substantially especially. When not forming said shutter, since said transparency form alignment light source is exposed, an antireflection film cannot be formed in said



crevice.

[0017] This invention is useful to manufacture of flat panel displays, such as a plasma display which repeats and exposes two or more patterns especially on a glass substrate.

[0018]

[Embodiment of the Invention] Drawing 1 shows the configuration of the aligner 30 by the 1st example of this invention. However, the same reference mark is given to the part explained previously among drawing 1, and explanation is omitted. With reference to drawing 1, wrap movable shutter 31A is formed with an aligner 30 in crevice 26A formed on said stage 26. Shutter 31A is movable between the 2nd location which exposes the 1st location of a wrap, and said crevice 26 for said crevice 26A with the driving gear of the motor 31 grade prepared all over the stage 26, and the same antireflection film as the principal plane of a stage 26 is given to shutter 31A. Moreover, said motor 31 forms the same field substantially with the principal plane of a stage 26 all over said stage 26.

[0019] Drawing 2 is the top view showing more the motor 31 and shutter 32 of drawing 1 in a detail. With reference to drawing 2, the motor 31 is combined with said shutter 32 by screw rod 31A, and a shutter 32 is moved in the direction of an arrow head according to rotation of a motor 31.

[0020] Drawing 3 (A) – (D) shows the configuration in the case of exposing the front-windshield substrate 15 using the aligner of drawing 1. With reference to drawing 3 (A), it is laid so that said substrate 15 may be engaged on said stage 26 at gage pin 26D formed on said stage 26, and in this condition, patterning of the ITO film on a substrate 15 is carried out by the wet etching using an acrylic resist, and said transparence display electrode 16 and ITO pattern 16A are formed. Said transparence display electrode 16 and ITO pattern 16A have the thickness of 0.2 micrometers typically.

[0021] At the process of drawing 3 (A), since patterning of the transparent membrane is carried out, into drawing 3 (A), said shutter 32 is set up in said crevice 26A in the 1st location of a wrap, as an arrow head shows, consequently does not produce the variation of tolerance of the exposure pattern by reflection of the exposure laser beam from said crevice 26A. In the case of the wet etching of said ITO film, it is Na<sub>2</sub> CO<sub>3</sub> about the development of said resist. It carries out and an aqua regia performs etching.

[0022] Next, the electric conduction film 17 which has the Cr/Cu/Cr structure explained previously accumulates typically uniformly at the process of drawing 3 (B) at the thickness of 2.2 micrometers on the ITO pattern obtained at the process of said drawing 3 (A). As a result of deposition of said electric conduction film 17, as drawing 3 (A) explained previously, corresponding to said ITO pattern 16A, heights 17A is formed in the electric conduction film 17 as reflective mold alignment mark 15A.

[0023] Furthermore, at the process of drawing 3 (C), the resist film is applied on the structure of drawing 3 (B), alignment of a substrate 15 is performed using reflex alignment mark 15A formed at the process of drawing 3 (B), subsequently patterning of said electric conduction film 17 is carried out by the photolithography, and the bus electrode 17 is formed. The process of drawing 3 (C) is available whether it carries out by the reflected light from a stage 26 not becoming a problem, and exposure opening said shutter 32 since the layer 17 by which patterning is carried out is the metal electric conduction film, or it carries out by closing like drawing 3 (A). At the process of drawing 3 (C), patterning of the bus electrode 17 is said Na<sub>2</sub> CO<sub>3</sub> about an acrylic resist. The photolithography to develop performs.

[0024] Furthermore, the sequential deposition of the protective coat 19 which consists of an insulator layer 18 which consists of low melting glass at the process of drawing 3 (D) on the structure acquired at the process of drawing 3 (C), and MgO is carried out. Drawing 4 shows the front-windshield substrate 15 obtained at the process of drawing 3 (D). However, illustration of the transparence display electrode 16 is omitted. ITO pattern 16A is formed in the four corners of a glass substrate 15 so that drawing 4 may show. However, the location which forms said ITO pattern 16 is not limited to the four corners shown in drawing 10, and if it is a location corresponding to the location which can form a movable shutter style on said stage 26, it will not be cared about anywhere.

[0025] Drawing 5 (A) –5(E) shows the formation approach of the pattern to the tooth-back glass

substrate 11 top. When said glass substrate 11 which had the conductive layer of Cr/Cu/Cr structure explained previously formed is held on said stage 26 (not shown) and carries out patterning of said conductive layer with reference to drawing 5 (A), the address electrode pattern 12 and alignment mark pattern 12A are formed. Since said conductive layer 12 is the opaque film with a metaled high reflection factor, the process of drawing 5 (A) is available for it, even if it is opening the shutter 32 in said stage 26 and has closed it. Said address electrode 12 and alignment mark pattern 12A are formed in the thickness of about 1.5 micrometers.

[0026] Next, in the process of drawing 5 (B), the dielectric layer 13 which consists of low melting glass on the structure of said drawing 5 (A) is formed in the thickness of about 10 micrometers, and the rib layer 14 which consists of low melting glass on said dielectric layer 13 at the process of drawing 5 (C) is further formed in the thickness of about 200 micrometers. At the process of drawing 5 (C), on said rib layer 14, acrylic dry resist film 14A is formed, and said dry resist film 14A is exposed and developed by the photolithography. In said development, it is Na<sub>2</sub> CO<sub>3</sub>. The developer of a system is used.

[0027] Furthermore, at the process of drawing 5 (D), sandblasting of said rib layer 14 is carried out for said dry resist film pattern to a mask, the rib pattern 14 is formed, and then fluorescent substances R, G, and B are screen-stenciled between the rib patterns 14 of said pair at the process of drawing 5 (E).

Drawing 6 shows the glass substrate 11 formed by doing in this way.

[0028] With reference to drawing 6, on said glass substrate 11, alignment mark pattern 12A is formed in the four corners, and said rib pattern 14 is formed in the inside field of a glass substrate 11. Moreover, said address electrode is formed in said rib pattern 14 bottom. Drawing 7 shows the configuration of the stage 40 by the 2nd example of this invention.

[0029] With reference to drawing 7, crevice 26C currently formed on the conventional stage 26 shown in drawing 13 in order to accept transport devices, such as a robot hand, is formed in the stage 40 only corresponding to the substrate 11 held on the stage 40, or the periphery of 15, and it has composition which does not reach up to a glass substrate 11 or the pattern formation field in 15. For this reason, at the exposure process using the stage of the configuration of drawing 7, the problem [ pattern / by crevice 26C / exposure ] of distortion is avoidable.

[0030] Of course, the configuration of drawing 7 can be used for the aligner 30 of drawing 7. Moreover, a shutter 32 and the same shutter may be formed so that said crevice 26C may be covered.

Furthermore, it is not limited to the above-mentioned example, it sets in the summary of this invention indicated to the claim, and this invention is various modification. It can deform.

[0031] [Effect of the Invention] According to the description of this invention indicated to claims 1-8, on the stage of an aligner A movable shutter is formed for said stage principal plane, the 1st location which exposes said crevice on the same flat surface substantially, and said crevice between the 2nd location of a wrap. By setting said shutter as said location of 2, when exposing a transparence pattern on said substrate, and setting up said shutter in the 1st location only in the case of the alignment using an opaque alignment mark pattern The reflected light from the stage at the time of repeating and exposing two or more patterns on the transparence substrate held on the stage of said aligner. In order to dedicate the transparency mold alignment light source which is needed by especially this exposure, the problem on which an exposure pattern is distorted by the reflected light from the crevice formed in the stage is solved. The problem [ pattern / said / exposure ] of distortion is effectively avoided by covering said shutter and stage principal plane with the antireflection film of the same reflection factor substantially especially. This invention is useful to manufacture of flat panel displays, such as a plasma display which repeats and exposes two or more patterns especially on a glass substrate.

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

**[Drawing 1]** It is drawing showing the configuration of the aligner by the 1st example of this invention.

**[Drawing 2]** It is drawing showing some equipments of drawing 1 .

**[Drawing 3]** (A) – (D) is drawing showing a part of production process of the front substrate of the plasma display performed using the equipment of drawing 1 .

**[Drawing 4]** Drawing 3 (A) It is drawing showing the front substrate manufactured at the process of – (D).

**[Drawing 5]** (A) – (E) is drawing showing a part of production process of the tooth-back substrate of the plasma display performed using the equipment of drawing 1 .

**[Drawing 6]** Drawing 5 (A) It is drawing showing the tooth-back substrate manufactured at the process of – (E).

**[Drawing 7]** It is drawing showing the configuration of the stage by the 2nd example of this invention.

**[Drawing 8]** It is drawing showing the configuration of the conventional plasma display.

**[Drawing 9]** It is drawing showing the configuration of the aligner used for manufacture of the plasma display of drawing 8 .

**[Drawing 10]** It is drawing showing the configuration of the alignment equipment used with the aligner of drawing 9 .

**[Drawing 11]** (A) and (B) are drawings showing the example of the alignment mark used with the plasma display of drawing 8 .

**[Drawing 12]** It is drawing explaining the problem produced in the exposure using an alignment mark.

**[Drawing 13]** It is drawing showing the configuration of the stage of the conventional aligner.

**[Description of Notations]**

10 Plasma Display

11 Tooth-Back Substrate

11A Alignment mark

11P Substrate pattern formation field

12 Address Electrode (Opaque)

12A Alignment mark pattern

13 18 Dielectric layer

14 Rib Pattern

14A Resist

15 Front Substrate

15A Alignment mark

16 Display Electrode

16A Alignment mark pattern

17 Bus Electrode

17A Alignment mark pattern

17B Resist

19 Protective Coat

20 Aligner  
21 Exposure Light Source  
21A Exposure beam  
22 Sound Optical Modulator  
23 Poly GONARU Mirror  
24 Lens  
25 Condensing Lens  
26 40 Stage  
26A Crevice  
26B LED  
26b Alignment beam  
26C Robot hand acceptance crevice  
26D Gage pin  
27 Substrate  
28A, 28B CCD camera  
29 Image Processing System  
30 Alignment Equipment  
31 Motor  
31A Screw rod  
32 Shutter

---

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-162727

(43) 公開日 平成10年(1998) 6月19日

(51) Int.Cl.<sup>6</sup>  
H 0 1 J 9/02  
G 0 9 F 9/00  
H 0 1 J 9/14

識別記号  
3 4 1

F I  
H 0 1 J 9/02 F  
G 0 9 F 9/00 3 4 1  
H 0 1 J 9/14 D

審査請求 未請求 請求項の数 8 O L (全 10 頁)

(21) 出願番号 特願平9-266890  
(22) 出願日 平成9年(1997) 9月30日  
(31) 優先権主張番号 特願平8-261756  
(32) 優先日 平8(1996)10月2日  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区上小田中4丁目1番  
1号  
(72) 発明者 前田 龍治  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内  
(72) 発明者 上村 貢  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内  
(72) 発明者 浦口 雅弘  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内  
(74) 代理人 弁理士 伊東 忠彦

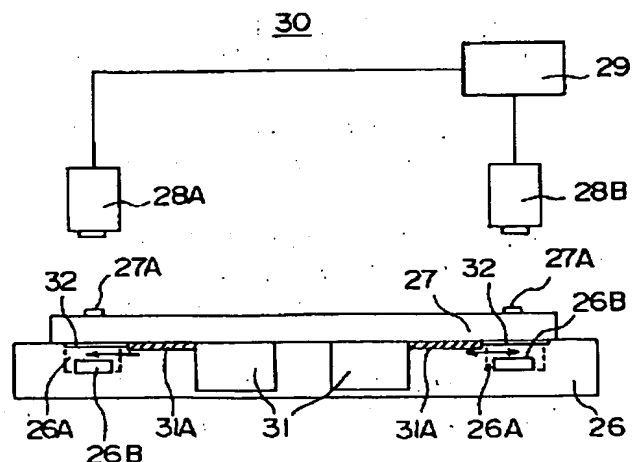
(54) 【発明の名称】 フラットパネル表示装置の製造方法および製造装置

(57) 【要約】

【課題】 フラットパネル表示装置の製造において、透明基板上にパターンを繰り返し形成する際に生じる、例えば露光装置ステージ中に形成されたアラインメント光源を収納する凹部からの反射光による、露光パターンの歪みを除去する。

【解決手段】 露光装置ステージに、アラインメント光源を収納した凹部を覆うように、可動シャッタを、前記ステージ主面に実質的に同一面内において移動可能のように設け、前記透明基板上に透明パターンを露光・形成する際には前記シャッタを閉じ、また前記透明基板上的不透明パターンを使ってアラインメントを行う場合に前記シャッタを開くように構成する。

本発明の第1実施例による露光装置の構成を示す図



(2)

## 【特許請求の範囲】

【請求項1】 透明基板と、前記透明基板上に形成された透明電極パターンと、前記透明電極パターン上に形成された不透明電極パターンとを含むフラットパネル表示装置の製造方法において、

前記透明基板上に透明導電膜を形成する工程と、  
前記透明基板を、平坦な主面と、前記主面上に形成された凹部と、前記凹部中に配設された光源と、前記主面と実質的に同一平面上で第1の状態と第2の状態の間を移動自在で、前記第1の状態の前記凹部を覆い、前記第2の状態の前記凹部を露出するシャッタとを備えたステージ上に保持する工程と、

前記シャッタを前記第1の状態に設定し、前記透明導電膜を露光して、前記透明電極パターンおよびアラインメントマークパターンとを、前記透明基板上に形成する工程と、

前記透明基板上に、前記透明電極パターンおよび前記アラインメントマークパターンを覆うように、不透明導電膜を形成する工程と、

前記アラインメントマークパターンに対応して前記不透明導電膜中に形成されるパターンをアラインメントマークとして使い、前記透明電極パターン上に前記不透明電極パターンを形成する工程とを特徴とするフラットパネル表示装置の製造方法。

【請求項2】 透明基板と、前記透明基板上に形成された不透明電極パターンと、前記不透明電極パターン上に形成された別のパターンとを含むフラットパネル表示装置の製造方法において、

前記透明基板上に不透明導電膜を形成する工程と、  
前記透明基板を、平坦な主面と、前記主面上に形成された凹部と、前記凹部中に配設された光源と、前記主面と実質的に同一平面上で第1の状態と第2の状態の間を移動自在で、前記第1の状態の前記凹部を覆い、前記第2の状態の前記凹部を露出するシャッタとを備えたステージ上に保持する工程と、

前記不透明導電膜をパターンニングして、前記不透明電極パターンとアラインメントマークパターンとを形成する工程と、

前記透明基板上に、前記不透明電極パターンが形成されている領域を覆うように、膜を形成する工程と、  
前記シャッタを前記第2の状態に設定し、前記アラインメントマークパターンをアラインメントマークとして使い、前記膜をパターンニングして前記別のパターンを形成することを特徴とするフラットパネル表示装置の製造方法。

【請求項3】 膜は絶縁体よりなり、前記別のパターンはリブ構造を形成することを特徴とする請求項2記載のフラットパネル表示装置の製造方法。

【請求項4】 第1の透明基板と、前記第1の透明基板上に形成された透明電極パターンと、前記電極透明パ

2

ターン上に形成された第1の不透明電極パターンと、第2の透明基板と、前記第2の透明基板上に形成された第2の不透明電極パターンと、前記第2の不透明電極パターン上に形成されたリブパターンとを含むフラットパネル表示装置の製造方法において、

前記第1の透明基板上に透明導電膜を形成する工程と、  
前記第1の透明基板を、平坦な主面と、前記主面上に形成された凹部と、前記凹部中に配設された光源と、前記主面と実質的に同一平面上で第1の状態と第2の状態の間を移動自在で、前記第1の状態の前記凹部を覆い、前記第2の状態の前記凹部を露出するシャッタとを備えたステージ上に保持する工程と、

前記シャッタを前記第1の状態に設定し、前記透明導電膜を露光して、前記透明電極パターンと第1のアラインメントマークパターンとを、前記第1の透明基板上に形成する工程と、

前記第1の透明基板上に、前記透明電極パターンおよび第1の前記アラインメントマークパターンを覆うように、第1の不透明導電膜を形成する工程と、

前記第1のアラインメントマークパターンに対応して前記第1の不透明導電膜中に形成されるパターンをアラインメントマークとして使い、前記透明電極パターン上に前記第1の不透明電極パターンを形成する工程と、  
前記第2の透明基板上に第2の不透明導電膜を形成する工程と、

前記第2の透明基板を前記ステージ上に保持する工程と、

前記第2の不透明導電膜をパターンニングして、前記第2の不透明電極パターンと第2のアラインメントマークパターンとを形成する工程と、

前記第2の透明基板上に、前記第2の不透明電極パターンが形成されている領域を覆うように、絶縁膜を形成する工程と、

前記シャッタを前記第2の状態に設定し、前記第2のアラインメントマークパターンをアラインメントマークとして使い、前記絶縁膜をパターンニングして前記リブパターンを形成することを特徴とするフラットパネル表示装置の製造方法。

【請求項5】 平坦な主面を有するステージと、前記主面上の凹部に配設されたアラインメント光源と、前記主面上に保持された基板を露光する露光光源と、前記露光光源で形成された光ビームにより前記基板を露光する露光光学系とよりなる露光装置において、  
前記ステージには、さらに前記主面と実質的に同一平面上で、前記凹部を露出する第1の位置と前記凹部を覆う第2の位置との間を移動可能なシャッタが設けられていることを特徴とする露光装置。

【請求項6】 前記シャッタは、前記ステージ主面と実質的に同一の反射率を有することを特徴とする請求項5記載の露光装置。

(3)

3

【請求項7】 前記ステージ主面および前記シャッタは、反射防止膜を形成されていることを特徴とする請求項5または6記載の露光装置。

【請求項8】 前記主面には、前記基板を搬送する搬送装置の一部を受け入れる凹部が、前記主面上の基板輪郭に沿って、前記凹部が前記基板中の露光領域にまで到達しないように形成されていることを特徴とする請求項5～7のうち、いずれか一項記載の露光装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は一般にフラットパネル表示装置に関し、特にいわゆるプラズマ表示装置の製造に関する。プラズマ表示装置（PDP）は薄形の大画面表示装置として、大型テレビを含む様々な情報表示装置において使われている。

【0002】

【従来の技術】 図8は従来の、いわゆるAC型PDP装置10の構成を示す。図8を参照するに、PDP装置10は背面ガラス基板11と前面ガラス基板15とよりなり、前記背面ガラス基板11上には、Cr等よりなる多数のアドレス電極12が、各々列方向に、互いに平行に延在する。さらに前記基板11上には低融点ガラスよりなる誘電体層13が、前記アドレス電極12を覆うように堆積され、さらに前記誘電体層13上には、低融点ガラスよりなり各々前記列方向に延在する多数のリブ14が、前記一对のリブがアドレス電極12の一の両側に位置するように形成される。また、前記リブ14とこれに隣接するリブ14との間には、赤（R）、緑（G）、青（B）の三原色の蛍光体が塗布され、このうちR、G、Bが一組で一画素を形成する。

【0003】 一方、前記前面ガラス基板15上（図8では下主面）には、ITO（ $\text{In}_2\text{O}_3 \cdot \text{SnO}_2$ ）等の透明導電性材料よりなる多数の表示電極16が、前記列方向に直交する行方向に、互いに平行に延在する。さらに、前記各々の表示電極16上には、Cr等よりなるバス電極17が、前記表示電極16に沿って、電極17よりも狭い幅で形成され、前記基板15上には、前記表示電極16およびバス電極17を覆うように、低融点ガラスよりなる誘電体膜18が形成され、さらに前記誘電体膜18上にはMgO等よりなる保護膜19が形成される。

【0004】 前記ガラス基板11および15は、図8に示すように前記ガラス基板11上のリブ14が前記ガラス基板15上の保護膜19に対向するように配設され、間にAr等の希ガスからなるプラズマガスが封入される。動作時には、選択されたアドレス電極12と選択された表示電極17に駆動電圧信号が印加され、その結果形成されたプラズマにより所定の蛍光体が発光する。

【0005】 PDP装置10を製造する場合には、基板11上にアドレス電極12をパターンニングした後、さら

4

にリブ14をパターンニングする工程が、また基板15上に表示電極16を形成した後、さらにバス電極をフォトリソグラフィによりパターンニングする工程が必要であるが、このようなすでに形成されたパターン上に別のパターンをパターンニングする場合には、下側のパターンと上側のパターンを整合させるアラインメント工程が必要になる。リブ14は、先に説明したように低融点ガラスよりなるが、一般に灰色をしており、不半透明である。

【0006】 図9は、図8のPDP装置10を製造する際の前記パターンニング工程で使われる露光装置20の構成を示す。図9を参照するに、露光装置20はArレーザ21から出射したレーザビームを変調する音響光学変換素子22と、前記音響光学変換素子22で変調されたレーザビームを偏向・走査する回転ポリゴナルミラー23と、前記ミラー23で偏向されたレーザビームを、ステージ26上に保持された、基板11または基板15よりなる被露光基板27に集束させるレンズ24およびコンデンサレンズ25を含み、前記被露光基板27上に形成されたフォトリソレジストを、前記レーザビームの走査により露光させる。

【0007】 図10は、図9の装置において上側のパターンを下側のパターンに整合させるアラインメントのための構成を示す。一般に、かかる露光装置において上下のパターンを整合させるにはアラインメントマークが使われるが、図10の露光装置でも、かかるアラインメントマークを検出するCCDカメラ28A、28B、および前記CCDカメラ28Aおよび28Bで検出されたアラインメントマークの画像を処理する画像処理装置29を含む。

【0008】 図11（A）、（B）は、それぞれ前記前面基板15上に形成されるアラインメントマーク15Aおよび前記背面基板11上に形成されるアラインメントマーク11Aの構成を示す。図11（A）を参照するに、前記アラインメントマーク15Aは、前記ガラス基板の所定位置に形成されたITOパターン16Aと、前記ITOパターン16Aを覆う前記Cr電極層17とよりなり、前記ITOパターン16Aに対応して前記Cr電極層17に形成される凸パターン17Aの像を図10のCCDカメラ28Aあるいは28Bが撮影する。前記Cr電極層17は、実際にはCu膜の上下にCr膜を形成したCr/Cu/Cr構造を有し、高い反射率を有する。また、図11（A）の構成では、前記Cr電極層17上にレジスト層17Bが形成されている。

【0009】 一方、図11（B）のアラインメントマーク11Aでは、図11（A）のCr電極層17と同じCr/Cu/Cr構造のアラインメントマークパターン12Aが、同じ層構造を有するアドレス電極12と同時に、前記ガラス基板11のうち前記リブ14が形成されていない周辺領域に形成されている。その際、前記マークパターン12Aは厚さが約10μmの誘電体層13中

(4)

5

に埋設しており、その結果、層13の表面は、前記マークパターン12Aを覆う部分においても実質的に平坦であり、前記図10の構成において、CCDカメラ28Aあるいは28Bを使っても、誘電体層13の表面形状からは、アラインメントマークの検出は困難である。ただし、図11(B)において、誘電体膜13上には、前記リブ14を覆うように、レジスト14Aが形成されている。

【0010】このため、図10のアラインメント装置では、前記ステージ26中に、前記アラインメントマークパターン12Aに対応して凹部26Aを形成し、前記凹部中にLED等の発光素子26Bを配設する。基板11が前記ステージ26上の正しい位置にある場合、前記アラインメントマークパターン12AがLED26Bの出力光ビームを遮断するため、図10の装置は、かかるLED26Bの出力光ビームの状態を前記CCDカメラ28Aあるいは28Bで検出することにより、アラインメントの状態を検出する。換言すると、前記マークパターン12Aを使ったアラインメントの検出は、透過光により行われ、このため前記マークパターン12Aは透過形アラインメントマークと言うことができる。なお、図3中、LED26あるいはLED26Bは、レジスト14Aの感光を生じないように、露光レーザビーム21Aの波長(488nm)と異なる波長の光ビームを出力する。例えば、LED26AあるいはLED26Bは、赤色の光ビームを出力する。

【0011】図10の装置は、実際には従来よりプリント基板の露光で使われているもので、このため、不透明なプリント基板27には、アラインメントマークパターンのかわりにスルーホール27Aが形成されている。

【0012】

【発明が解決しようとする課題】以下、図9、図10の露光装置を使って特に基板15上のアラインメントマークパターン16Aを露光する場合について、図12を参照しながら説明する。図12に示すように、露光レーザビーム21Aを前記アラインメントマークが形成されている領域に照射した場合、露光レーザビーム21Aは前記ステージ26の凹部26Aで反射し、レジスト17Bを感光させてしまう。このような余計な露光が生じると、形成されるパターン16Aが歪んでしまい、寸法差等の異常が生じてしまう。また前記基板15上に前記アラインメントマークパターン16Aと同時に形成されるアドレス電極等の他のパターンにも異常が生じることがある。

【0013】同様な問題は、図13に示したように、前記ステージ26上に基板をピックアップするロボットハンドを受け入れる凹部26Cが形成されている場合にも生じる。図13を参照するに、前記凹部26Cは、ステージ26上に保持された基板15の透明電極形成領域にまで延在し、その結果露光レーザビーム21Aがこれら

6

の凹部26Cで反射されると、前記基板15上のITO膜上に前記アドレス電極16に対応して形成されるレジストパターンが、余計に露光され、パターン異常を生じるおそれがある。

【0014】このため、従来は、前記基板15の露光には、表面が平坦で前記凹部26Aのような凹凸が存在しないステージを使い、基板11の露光にのみ、図10のアラインメント装置を使っていた。しかし、この場合には露光する基板により露光装置を変更する必要があり、また仮にこのようにしても、図13で説明した問題は回避することができない。

【0015】そこで、本発明は上記の課題を解決した、新規で有用なPDP装置の製造方法および製造装置を提供することを概括的課題とする。本発明のより具体的な課題は、解像度の高いPDP装置の製造方法、およびかかる製造方法で使われる製造装置を提供することにある。

【0016】

【課題を解決するための手段】本発明は、上記の課題を、請求項1に記載したように、透明基板と、前記透明基板上に形成された透明電極パターンと、前記透明電極パターン上に形成された不透明電極パターンとを含むフラットパネル表示装置の製造方法において、前記透明基板上に透明導電膜を形成する工程と、前記透明基板を、平坦な主面と、前記主面上に形成された凹部と、前記凹部中に配設された光源と、前記主面と実質的に同一平面上で第1の状態と第2の状態の間を移動自在で、前記第1の状態で前記凹部を覆い、前記第2の状態で前記凹部を露出するシャッタとを備えたステージ上に保持する工程と、前記シャッタを前記第1の状態に設定し、前記透明導電膜を露光して、前記透明電極パターンおよびアラインメントマークパターンとを、前記透明基板上に形成する工程と、前記透明基板上に、前記透明電極パターンおよび前記アラインメントマークパターンを覆うように、不透明導電膜を形成する工程と、前記アラインメントマークパターンに対応して前記不透明導電膜中に形成されるパターンをアラインメントマークとして使い、前記透明電極パターン上に前記不透明電極パターンを形成する工程とを特徴とするフラットパネル表示装置の製造方法により、または請求項2に記載したように、透明基板と、前記透明基板上に形成された不透明電極パターンと、前記不透明電極パターン上に形成された別のパターンとを含むフラットパネル表示装置の製造方法において、前記透明基板上に不透明導電膜を形成する工程と、前記透明基板を、平坦な主面と、前記主面上に形成された凹部と、前記凹部中に配設された光源と、前記主面と実質的に同一平面上で第1の状態と第2の状態の間を移動自在で、前記第1の状態で前記凹部を覆い、前記第2の状態で前記凹部を露出するシャッタとを備えたステージ上に保持する工程と、前記不透明導電膜をパターン



(5)

7

グして、前記不透明電極パターンとアラインメントマークパターンとを形成する工程と、前記透明基板上に、前記不透明電極パターンが形成されている領域を覆うように、膜を形成する工程と、前記シャッタを前記第2の状態に設定し、前記アラインメントマークパターンをアラインメントマークとして使い、前記膜をパターンニングして前記別のパターンを形成することを特徴とするフラットパネル表示装置の製造方法により、または請求項3に記載したように、前記膜は絶縁体よりなり、前記別のパターンはリブ構造を形成することを特徴とする請求項2記載のフラットパネル表示装置の製造方法により、または請求項4に記載したように、第1の透明基板と、前記第1の透明基板上に形成された透明電極パターンと、前記電極透明パターン上に形成された第1の不透明電極パターンと、第2の透明基板と、前記第2の透明基板上に形成された第2の不透明電極パターンと、前記第2の不透明電極パターン上に形成されたリブパターンとを含むフラットパネル表示装置の製造方法において、前記第1の透明基板上に透明導電膜を形成する工程と、前記第1の透明基板を、平坦な主面と、前記主面上に形成された凹部と、前記凹部中に配設された光源と、前記主面と実質的に同一平面上で第1の状態と第2の状態の間を移動自在で、前記第1の状態で前記凹部を覆い、前記第2の状態で前記凹部を露出するシャッタとを備えたステージ上に保持する工程と、前記シャッタを前記第1の状態に設定し、前記透明導電膜を露光して、前記透明電極パターンと第1のアラインメントマークパターンとを、前記第1の透明基板上に形成する工程と、前記第1の透明基板上に、前記透明電極パターンおよび第1の前記アラインメントマークパターンを覆うように、第1の不透明導電膜を形成する工程と、前記第1のアラインメントマークパターンに対応して前記第1の不透明導電膜中に形成されるパターンをアラインメントマークとして使い、前記透明電極パターン上に前記第1の不透明電極パターンを形成する工程と、前記第2の透明基板上に第2の不透明導電膜を形成する工程と、前記第2の透明基板を前記ステージ上に保持する工程と、前記第2の不透明導電膜をパターンニングして、前記第2の不透明電極パターンと第2のアラインメントマークパターンとを形成する工程と、前記第2の透明基板上に、前記第2の不透明電極パターンが形成されている領域を覆うように、絶縁膜を形成する工程と、前記シャッタを前記第2の状態に設定し、前記第2のアラインメントマークパターンをアラインメントマークとして使い、前記絶縁膜をパターンニングして前記リブパターンを形成することを特徴とするフラットパネル表示装置の製造方法により、または請求項5に記載したように、平坦な主面を有するステージと、前記主面上の凹部に配設されたアラインメント光源と、前記主面上に保持された基板を露光する露光光源と、前記露光光源で形成された光ビームにより前記基板を露光す

8

る露光光学系とよりなる露光装置において、前記ステージには、さらに前記主面と実質的に同一平面上で、前記凹部を露出する第1の位置と前記凹部を覆う第2の位置との間を移動可能なシャッタが設けられていることを特徴とする露光装置により、または請求項6に記載したように、前記シャッタは、前記ステージ主面と実質的に同一の反射率を有することを特徴とする請求項5記載の露光装置により、または請求項7に記載したように、前記ステージ主面および前記シャッタは、反射防止膜を形成されていることを特徴とする請求項5または6記載の露光装置により、または請求項8に記載したように、前記主面には、前記基板を搬送する搬送装置の一部を受け入れる凹部が、前記主面上の基板輪郭に沿って、前記凹部が前記基板中の露光領域にまで到達しないように形成されていることを特徴とする請求項5～7のうち、いずれか一項記載の露光装置により、解決する。

【作用】本発明では、露光装置のステージ上に保持された透明基板上に複数のパターンを繰り返し露光する際に生じるステージからの反射光、特にかかる露光で必要になる透過形アラインメント光源を納めるためにステージに形成された凹部からの反射光による露光パターンの歪みの問題を、前記ステージ上に、前記ステージ主面と実質的に同一平面上で前記凹部を覆う第1の位置と前記凹部を露出する第2の位置との間で移動可能なシャッタを設け、前記基板上に透明パターンを露光する場合に前記シャッタを前記1の位置に設定し、不透明アラインメントマークパターンを使ったアラインメントの場合にのみ前記シャッタを第2の位置に設定することにより解決する。特に、前記シャッタとステージ主面とを、実質的に同一の反射率の反射防止膜で覆うことにより、前記露光パターンの歪みの問題が効果的に回避される。前記シャッタを設けない場合、前記凹部では前記透過形アラインメント光源が露出するため、反射防止膜を形成することができない。

【0017】本発明は、特にガラス基板上に複数のパターンを繰り返し露光するプラズマ表示装置等のフラットパネル表示装置の製造に有用である。

【0018】

【発明の実施の形態】図1は、本発明の第1の実施例による露光装置30の構成を示す。ただし、図1中、先に説明した部分には同一の参照符号を付し、説明を省略する。図1を参照するに、露光装置30では、前記ステージ26上に形成された凹部26Aを覆う可動シャッタ31Aが形成される。シャッタ31Aは、ステージ26中に設けられたモータ31等の駆動装置により、前記凹部26Aを覆う第1の位置と前記凹部26を露出する第2の位置との間で移動可能で、シャッタ31Aはステージ26の主面と同一の反射防止膜を施されている。また、前記モータ31は、前記ステージ26中において、ステージ26の主面と実質的に同一の面を形成する。

(6)

9

【0019】図2は、図1のモータ31およびシャッタ32をより詳細に示す平面図である。図2を参照するに、モータ31はスクリューロッド31Aにより前記シャッタ32と結合されており、モータ31の回転に応じてシャッタ32が矢印の方向に移動される。

【0020】図3(A)～(D)は、図1の露光装置を使って前面ガラス基板15を露光する場合の構成を示す。図3(A)を参照するに、前記基板15は前記ステージ26上に、前記ステージ26上に形成された位置決めピン26Dに係合するように載置され、この状態で基板15上のITO膜が、アクリル系レジストを使ったウェットエッチングによりパターンニングされ、前記透明表示電極16およびITOパターン16Aが形成される。前記透明表示電極16およびITOパターン16Aは、典型的には0.2μmの厚さを有する。

【0021】図3(A)の工程では、透明膜がパターンニングされるため、前記シャッタ32は図3(A)中に矢印で示すように前記凹部26Aを覆う第1の位置に設定され、その結果、前記凹部26Aからの露光レーザービームの反射による露光パターンの寸法差は生じない。前記ITO膜のウェットエッチングの際には、前記レジストの現像をNa<sub>2</sub>CO<sub>3</sub>で行い、エッチングは王水により行う。

【0022】次に、図3(B)の工程で、前記図3(A)の工程で得られたITOパターン上に、先に説明したCr/Cu/Cr構造を有する導電膜17が一樣に、典型的には2.2μmの厚さに堆積される。前記導電膜17の堆積の結果、先に図3(A)で説明したように、導電膜17には前記ITOパターン16Aに対応して凸部17Aが、反射型アラインメントマーク15Aとして形成される。

【0023】さらに図3(C)の工程で、図3(B)の構造上にレジスト膜を塗布し、図3(B)の工程で形成された反射形アラインメントマーク15Aを使って基板15の位置合わせを行い、次いで前記導電膜17をフォトリソグラフィによりパターンニングしてバス電極17を形成する。図3(C)の工程では、パターンニングされる層17が金属導電膜であるため、ステージ26からの反射光が問題になることはなく、露光は前記シャッタ32を開いて行っても、また図3(A)のように閉じて行ってもかまわない。図3(C)の工程では、バス電極17のパターンニングは、アクリル系レジストを前記Na<sub>2</sub>CO<sub>3</sub>により現像するフォトリソグラフィにより実行される。

【0024】さらに、図3(D)の工程で、図3(C)の工程で得られた構造上に、低融点ガラスよりなる絶縁膜18およびMgOよりなる保護膜19を順次堆積する。図4は、図3(D)の工程で得られた前面ガラス基板15を示す。ただし、透明表示電極16の図示は省略している。図4よりわかるように、ITOパターン16

10

Aは、ガラス基板15の四隅に形成される。ただし、前記ITOパターン16を形成する位置は図10に示す四隅に限定されるものではなく、前記ステージ26上で可動シャッタ機構が形成できる位置に対応する位置であれば、どこでもかまわない。

【0025】図5(A)～5(E)は、背面ガラス基板11上へのパターンの形成方法を示す。図5(A)を参照するに、先に説明したCr/Cu/Cr構造の導電層を形成された前記ガラス基板11が前記ステージ26

(図示せず)上に保持され、前記導電層をパターンニングすることにより、アドレス電極パターン12およびアラインメントマークパターン12Aが形成される。前記導電層12は金属等の反射率の高い不透明膜なので、図5(A)の工程では、前記ステージ26中のシャッタ32は開いていても閉じていてもかまわない。前記アドレス電極12およびアラインメントマークパターン12Aは、約1.5μmの厚さに形成される。

【0026】次に、図5(B)の工程において、前記図5(A)の構造上に低融点ガラスよりなる誘電体層13を約10μmの厚さに形成し、さらに図5(C)の工程で、前記誘電体層13上に低融点ガラスよりなるリブ層14を、約200μmの厚さに形成する。図5(C)の工程では、前記リブ層14上にはアクリル系のドライレジストフィルム14Aが形成され、前記ドライレジストフィルム14Aをフォトリソグラフィにより露光・現像する。前記現像には、例えばNa<sub>2</sub>CO<sub>3</sub>系の現像液が使われる。

【0027】さらに、図5(D)の工程で、前記ドライレジストフィルムパターンをマスクに前記リブ層14をサンドブラストし、リブパターン14を形成し、次に図5(E)の工程で、前記一対のリブパターン14の間に蛍光体R、G、Bをスクリーン印刷する。図6は、このようにして形成されたガラス基板11を示す。

【0028】図6を参照するに、前記ガラス基板11上には四隅にアラインメントマークパターン12Aが形成されており、前記リブパターン14はガラス基板11の内側領域に形成されている。また、前記アドレス電極は前記リブパターン14の下側に形成されている。図7は、本発明の第2の実施例によるステージ40の構成を示す。

【0029】図7を参照するに、ステージ40には、図13に示す従来のステージ26において、ロボットハンド等の搬送装置を受け入れるために形成されている凹部26Cが、ステージ40に保持された基板11あるいは15の周辺部にのみ対応して形成されており、ガラス基板11あるいは15中のパターン形成領域までは及ばない構成となっている。このため、図7の構成のステージを使った露光工程では、凹部26Cによる露光パターンの歪みの問題を回避することができる。

【0030】図7の構成は、もちろん図7の露光装置3

(7)

11

0に使うことができる。また、前記凹部26Cを覆うように、シャッタ32と同様なシャッタを設けてもよい。さらに、本発明は上記の実施例に限定されるものではなく、特許請求の範囲に記載した本発明の要旨内において様々な変更、変形が可能である。

## 【0031】

【発明の効果】請求項1～8に記載した本発明の特徴によれば、露光装置のステージ上に、前記ステージ主面と実質的に同一平面上で前記凹部を露出する第1の位置と前記凹部を覆う第2の位置との間で移動可能なシャッタを設け、前記基板上に透明パターンを露光する場合に前記シャッタを前記2の位置に設定し、不透明アラインメントマークパターンを使ったアラインメントの場合にのみ前記シャッタを第1の位置に設定することにより、前記露光装置のステージ上に保持された透明基板上に複数のパターンを繰り返し露光する際のステージからの反射光、特にかかる露光で必要になる透過型アラインメント光源を納めるためにステージに形成された凹部からの反射光により露光パターンが歪む問題が解決される。特に、前記シャッタとステージ主面とを、実質的に同一の反射率の反射防止膜で覆うことにより、前記露光パターンの歪みの問題が効果的に回避される。本発明は、特にガラス基板上に複数のパターンを繰り返し露光するプラズマ表示装置等のフラットパネル表示装置の製造に有用である。

## 【図面の簡単な説明】

【図1】本発明の第1実施例による露光装置の構成を示す図である。

【図2】図1の装置の一部を示す図である。

【図3】(A)～(D)は、図1の装置を使って行われるプラズマ表示装置の前面基板の製造工程の一部を示す図である。

【図4】図3(A)～(D)の工程で製造された前面基板を示す図である。

【図5】(A)～(E)は、図1の装置を使って行われるプラズマ表示装置の背面基板の製造工程の一部を示す図である。

【図6】図5(A)～(E)の工程で製造された背面基板を示す図である。

【図7】本発明の第2実施例によるステージの構成を示す図である。

【図8】従来のプラズマ表示装置の構成を示す図である。

【図9】図8のプラズマ表示装置の製造に使われる露光装置の構成を示す図である。

【図10】図9の露光装置で使われるアラインメント装

12

置の構成を示す図である。

【図11】(A)、(B)は、図8のプラズマ表示装置で使われるアラインメントマークの例を示す図である。

【図12】アラインメントマークを使った露光において生じる問題を説明する図である。

【図13】従来の露光装置のステージの構成を示す図である。

## 【符号の説明】

- 10 プラズマ表示装置
- 11 背面基板
- 11A アラインメントマーク
- 11P 基板パターン形成領域
- 12 アドレス電極（不透明）
- 12A アラインメントマークパターン
- 13, 18 誘電体層
- 14 リブパターン
- 14A レジスト
- 15 前面基板
- 15A アラインメントマーク
- 16 表示電極
- 16A アラインメントマークパターン
- 17 バス電極
- 17A アラインメントマークパターン
- 17B レジスト
- 19 保護膜
- 20 露光装置
- 21 露光光源
- 21A 露光ビーム
- 22 音響光変調器
- 23 ポリゴナルミラー
- 24 レンズ
- 25 コンデンサレンズ
- 26, 40 ステージ
- 26A 凹部
- 26B LED
- 26b アラインメントビーム
- 26C ロボットハンド受け入れ凹部
- 26D 位置決めピン
- 27 基板
- 28A, 28B CCDカメラ
- 29 画像処理装置
- 30 アラインメント装置
- 31 モータ
- 31A スクリューロッド
- 32 シャッタ

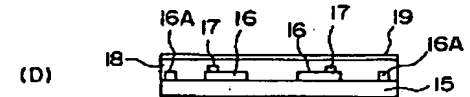
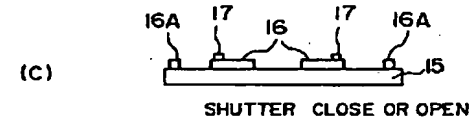
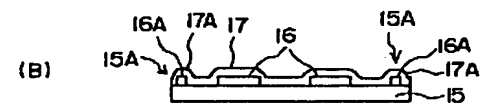
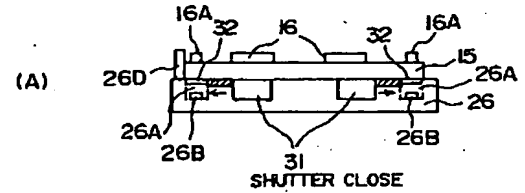
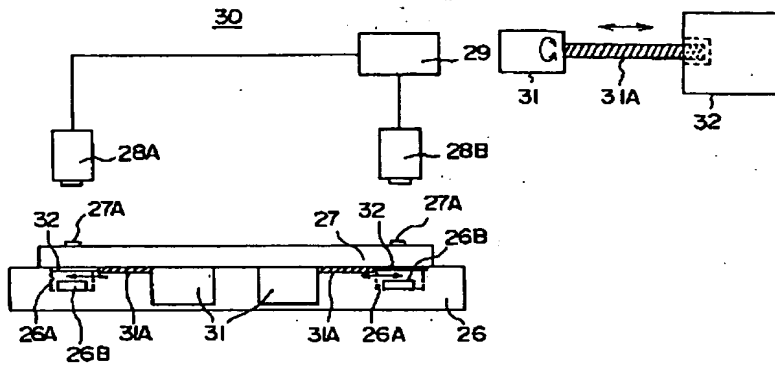
(8)

【図1】

【図2】

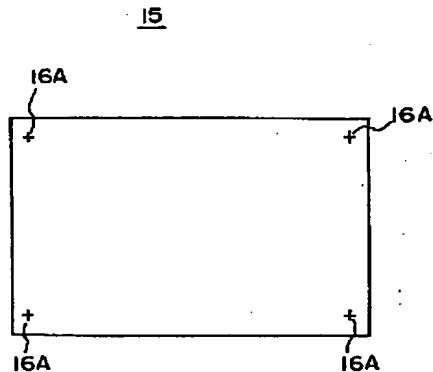
【図3】

本発明の第1実施例による露光装置の構成を示す図。図1の装置の一部を示す図(A)～(D)は、図1の装置を使って行われるプラズマ表示装置の前面基板の製造工程の一部を示す図



【図4】

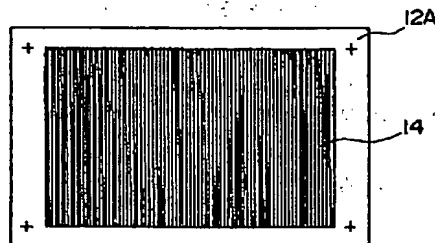
図3(A)～(D)の工程で製造された前面基板を示す図



【図6】

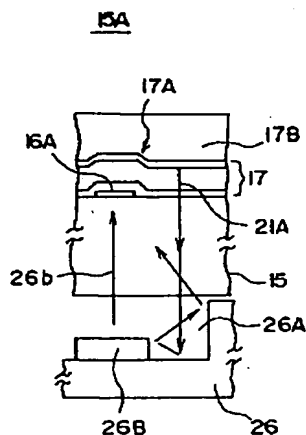
図(A)～(E)の工程で製造された背面基板を示す図

II



【図12】

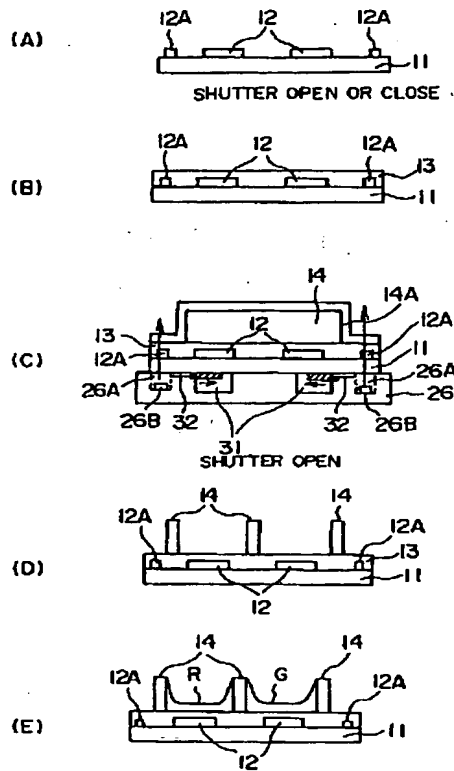
アラインメントマークを使った露光において生じる問題点を説明する図



(9)

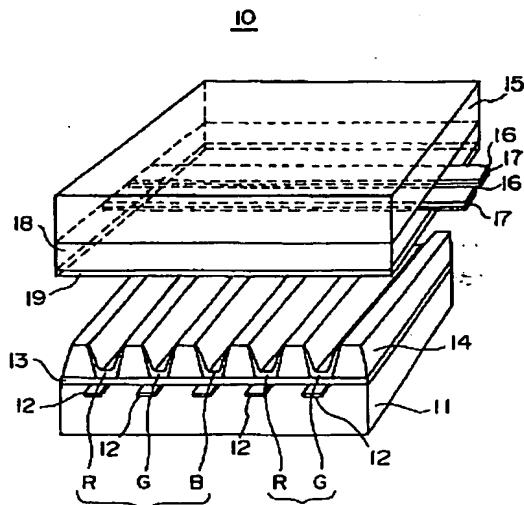
【図5】

(A)～(E)は、図1の装置を使って行われるプラズマ表示装置の背面基板の製造工程の一部を示す図



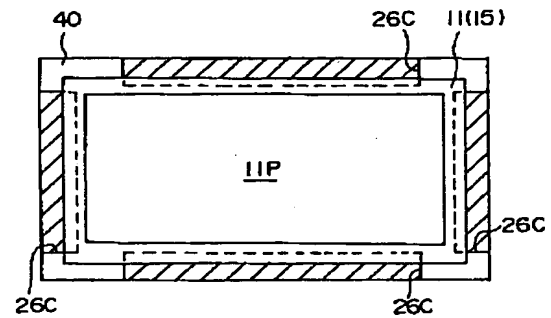
【図8】

従来のプラズマ表示装置の構成を示す図



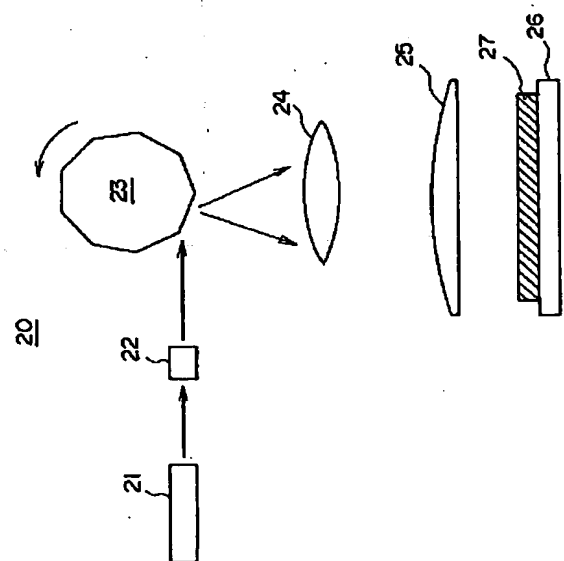
【図7】

本発明の第2実施例によるステージの構成を示す図



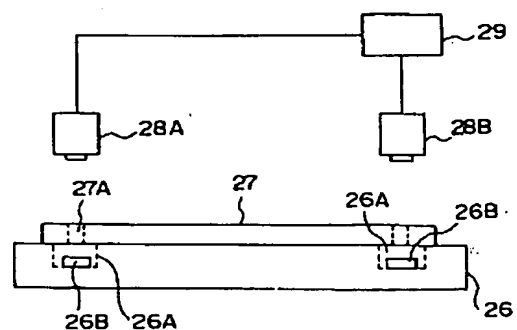
【図9】

図8のプラズマ表示装置の製造に使われる露光装置の構成を示す図



【図10】

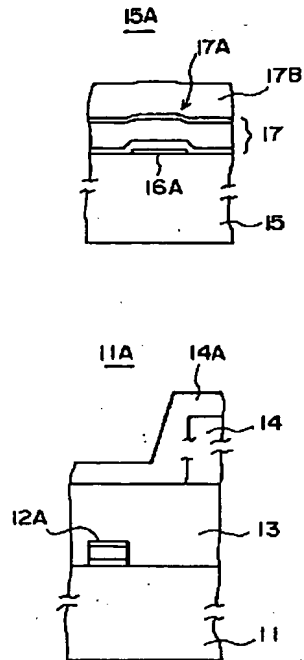
図9の露光装置で使われるアライメント装置の構成を示す図



(10)

【図11】

(A)、(B)は、図8のプラズマ表示装置で使われる  
アライメントマークの例を示す図



【図13】

従来の露光装置のステージの構成を示す図

